

文章编号: 1005-8451 (2011) 05-0045-03

地铁列车广播系统的设计与开发

夏德春¹, 吴 卉¹, 张洪宇²

(中国铁道科学研究院 电子计算技术研究所, 北京 100081;

2. 中国铁道科学研究院 铁道科学技术研究发展中心, 北京 100081)

摘 要: 地铁列车广播系统采用现场总线控制技术、数字信号处理技术和音频处理技术, 在地铁列车上构建一个信息处理平台与传输网络, 为地铁乘客提供高质量的语音服务和丰富的信息服务。

关键词: 广播子系统; 乘客紧急报警子系统; 电子线路图信息显示子系统

中图分类号: U231.7

文献标识码: A

Design and implementation of Train Broadcasting System for metro

XIA De-chun¹, WU hui¹, ZHANG Hong-yu²

(1. Institute of Computing Technologies, China Academy of Railway Sciences, Beijing 100081, China;

2. Railway Science and Technology Research and Development Center, China Academy of Railway Sciences, Beijing 100081, China)

Abstract: The technologies of fieldbus control, digital signal process and audio-frequency process were used to constructed a platform of information process and transmission network by Train Broadcasting System for metro. The platform and the network could provide customs voice service of high quality and rich information service.

Key words: Broadcasting Subsystem; Passenger Emergency Alarming Subsystem; Information Display Subsystem for electronic line diagram

地铁列车广播系统需要为乘客提供高质量广播和信息显示, 为此, 该系统采用模拟和数字相结合的方式构成。地铁列车运行过程中存在较大的噪音和各种干扰, 为了保证广播系统高可靠性运营, 广播音频和报警音频信号的传输采用模拟方式, 全车广播系统的控制信息通过现场 CAN 总线传输。

1 列车广播系统的设计

地铁列车广播系统在地铁运营过程中需具有高可靠性和高抗干扰性, 因此, 系统采用了模拟和数字相结合的方式, 音频传输采用模拟定压方式传输, 所有司机室之间, 司机室与客室之间控制信息的传输采用现场 CAN 总线。该系统主要包括广播子系统、乘客紧急报警子系统和电子地图信息播放子系统。

列车广播系统共使用 3 对双绞屏蔽线贯穿全列车:

1 对双绞屏蔽线用于 CAN 总线, 负责全车所

有设备控制信息传输;

1 对双绞屏蔽线用于广播音频传输;

1 对双绞屏蔽线用于报警音频传输。

列车广播系统结构如图 1。

CAN 总线在整个系统中起着非常重要的作用, 所有设备之间的控制信息传输都须经过 CAN 总线传输。为提高系统可靠性, 本系统采用多级 CAN 总线网络。其中, 贯穿全列车的 CAN 总线为主 CAN 网络, 而在司机室和客室各个设备内部的模块之间分别组成独立的子 CAN 网络, 司机室的控制信息包括广播信息和报站信息等通过主 CAN 发送到每个客室和另一司机室, 当每个客室和另一司机室从主 CAN 收到这些信息后, 通过内部的子 CAN 对其内部的分设备进行控制。这样就减少了主 CAN 网络的节点数量和信息量, 能保证主 CAN 网络的畅通, 提高系统安全性和可靠性。

2 系统设备构成

列车广播设备主要由司机室设备、客室设备及辅助设备构成。两司机室各有 1 套设备, 2 套设备互为热备份。司机室主要设备包括: 司机室广播

收稿日期: 2010-11-25

作者简介: 夏德春, 副研究员; 吴 卉, 助理研究员。

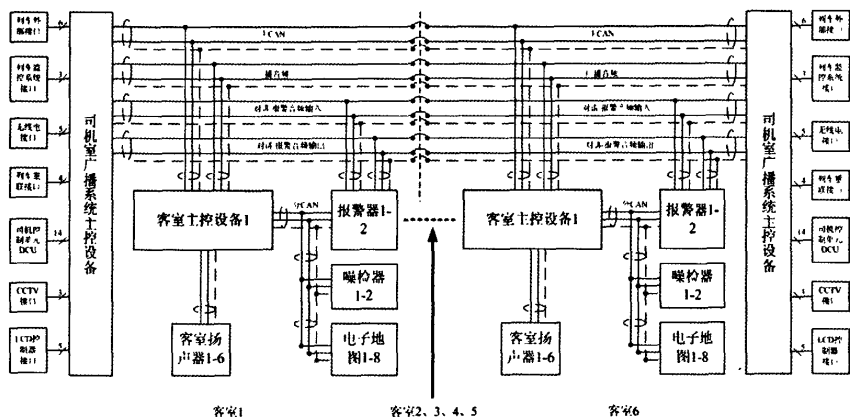


图1 列车广播系统结构图

系统主控设备、司机控制单元、司机室对讲装置。客室主要设备包括：客室主控设备、电子地图显示器、乘客紧急报警器、客室噪声检测器、音箱。列车广播系统具体设备组成根据列车节数，客室设备有所不同。

3 系统功能及实现

根据地铁列车运行的实际需要，列车在进行数字式语音自动广播和乘客信息显示的同时，应保证司机室之间的对讲通话，司机室与客室乘客之间的紧急通话。广播设备的功能包括广播设备可全自动或人工播放站名和注意事项、两端司机室对讲、功能优先级设置、客室紧急报警、预录紧急广播信息、从控制中心对列车进行广播。

3.1 自动语音广播

系统提供自动语音广播功能，广播系统控制器接收到列车的速度信号、关门信号，并把它作为语音自动播放的启动信号，控制列车运行过程中的全自动语音广播。自动语音广播内容包括预报列车前方到站和列车到站信息以及服务用语等插播信息。控制器接收到关门信号到启动语音播放之间，系统设置有一定的滞后时间。当列车完全离站后，控制器接收到的列车速度信号将优先作为报站控制，如果在系统针对关门信号而设定的滞后时间内控制器还未收到此信号，则广播系统将采用关门信号来启动自动播放报站消息。

广播信息以数字音频方式存储在通用的CF存

储卡内，存储格式为MP3格式音频文件。广播信息用2种语言（普通话和英语）录制。用户可以方便地更改广播内容。广播内容修改通过CF卡读写器将预先编辑好的MP3格式音频文件直接复制到CF卡上，其存储容量CF卡目前最大容量可达4 GB

左右，播放时间可达几十小时甚至几百小时，完全可以满足列车全线往返广播2次的要求。MP3播放模块在收到播放启动信号后，从闪存卡读取相应语音数据，经音频处理模块功率放大，通过广播音频传输线传输到客室主控设备，由客室主控设备的音频处理单元进行处理，再经过功率放大器传送到本客室的各个扬声器，实现对乘客的广播。

3.2 功能优先级

功能优先级可以设置。高级别的广播可以打断低级别的广播，而低级别的广播要等候高级别广播结束后才能开始播放。被高级别打断的低级别广播在高级别结束后自动恢复。以下优先级为通用建议序列，用户可以方便地对优先级进行修改。

系统缺省的优先级设置为运营控制中心对列车广播、司机与乘客的对话、司机室对讲、人工语音广播、自动语音广播和实时新闻播放。

3.3 乘客紧急报警

乘客紧急报警装置用于车厢内出现紧急情况时乘客向司机室报警，可实现乘客与司机的双向通话。在每个客室中设有2个紧急报警器，用于突发事件时乘客向司机报警。乘客报警后，在司机室发出语音提示，在司机监视显示器上显示报警乘客的位置和列车编号、车厢编号等位置信息。司机可以与乘客进行通话，并处理紧急事件；处理结束后，由司机远程按下取消报警键，客室端报警按键恢复等待状态，也可以到乘客报警位置手动复位，完成报警通话；报警的同时将给列车监控系统发

出一个报警信号,指挥中心可对客车进行远程报警事件处理;处理结束后,由其远程取消报警状态。乘客报警的时间和通话的内容将被记录在硬盘上,用于后续事件情况查询。

3.4 电子线路图显示

列车车门上方提供电子线路图显示信息,需要显示的所有数字信息存储在多媒体控制板中。多媒体控制板根据起点站、终点站、当前站、下一个到达站、运行速度、已运行距离等信息,在列车运行路线图上实时显示列车当前位置和已行驶的站段。用一种颜色箭头闪烁代表正在行驶的方向和发车站,另一种一种颜色箭头闪烁代表到站信息。显示的内容及方式由程序控制,当需要

扩展路线时只要控制软件升级,不需要重新更换硬件。

4 结束语

列车广播系统样机的功能试验表明,采用模拟和数字相结合的方式设计的地铁列车广播系统方案合理。满足了地铁列车广播工程建设的“实用性、可靠性、先进性”要求。通过应用现场 CAN 总线,解决了运行过程中存在的噪音大和干扰多的问题,保证了广播系统满足高可靠性、高抗干扰性运营的要求。

责任编辑 陈蓉

(上接 P44)

频率,就不用担心溢出问题,FIFO 的长度可以任意选择,否则,若读时钟频率小于写时钟频率,只能将 FIFO 或者 RAM 的深度增加,使得数据在写满之前已经将数据读完,此时 FIFO 的深度和读使能信号的配合很重要。

2.3 仿真结果与结论

本结构采用 Verilog HDL 硬件描述语言进行电路设计,调用异步 FIFO 核,在 CycloneII 系列的 EP2C8Q208C8 FPGA 上得以实现,在 Modelsim 软件中进行功能仿真,并且将该结构用于笔者研究的一个项目中,在 Quartus II 软件的在线逻辑分析仪 (SignalTap Logic Analyzer) 上调试抓到的信号如图 3。



图3 在线逻辑分析仪中异步 FIFO 同步的波形图

从图3中可以看出,经过 FIFO 之后出来的数据和时钟完全同步,且在此设计中读写时钟是同频率的,所以 FIFO 的写入数据速率和读出数据速率也是一致的,不过,由于时钟域的同步是需要时间的,这里设置了 128 个 wrclk 用来缓存写入数据,故从 FIFO 中读出来的数据相对于写入的数据有一定的延时,这里的延时是 128 个 wrclk,不同的设计中可以设置成不同的延时。本设计中写时钟和读时钟都是 120 M,结果证明这种设计是正确的。

3 结束语

本文讨论了在 FPGA 中跨时钟域引起的亚稳态现象及其解决方法,重点介绍异步 FIFO 缓存方法,并且在 FPGA 中用 Verilog HDL 语言实现,经验证该方法能稳定有效地解决跨时钟域的亚稳态问题。能安全实现数据跨越时钟域的传递,并能起到数据缓存的作用,因此是一种较好的方法。

参考文献:

- [1] Mutter sbach J., Villiger T., Kaeslin H, et al. Globally asynchronous locally synchronous architectures to simplify the design of on-chip systems[A]. IEEE ASIC/SOC Conference 1999[C], 15-18 Sept. 1999: 317-321.
- [2] William J. Dally, John W. Plutkin. Digital Systems Engineering[C]. Cambridge University Press, 1998, Page(s): 468.
- [3] A. Chakraborty, M.R. Greenstreet interface[C]. Asic/Soc Conference, 2002, 15th Annual.
- [4] 朱永峰, 陆生礼, 茹邦琴. SoC 设计中的多时钟域处理[J]. 电子工程师, 2003 (11): 60-61.
- [5] 杜旭, 左剑, 夏晓菲. ASIC 系统中跨时钟域配置模块的设计与实现[J]. 微电子学与计算机, 2004, 21 (6): 173-177.
- [6] 宋江东, 胡展, 杨军. 一种用于高可靠性同步器电路的 D 触发器设计[J]. 电子器件, 2003, 26 (1): 99-103.

责任编辑 杨利明